



(81) 指定国 (国内): KR, US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

- 国際調査報告書
- 補正書

70)を形成する。これにより、外部磁界からの侵入磁束がMRAM素子(10)の反転磁界強度以下に抑えられ、信頼性が向上する。さらに、磁気シールド層(60a)、(60b)に軟磁性金属を用いることによりスパッタ法で形成可能になり、この軟磁性金属をMRAM素子(10)各層を形成するターゲットの元素と一部共通にすれば、磁気シールド層(60a)、(60b)をMRAM素子(10)各層と同一スパッタ装置で効率的に形成することが可能になる。

明細書

磁気不揮発性メモリ素子

5 技術分野

本発明は磁気不揮発性メモリ素子に関し、特にその記憶情報に影響を及ぼすことのある外部磁界を抑制するための磁気シールド構造を備える磁気不揮発性メモリ素子に関する。

10 背景技術

情報通信機器、特に携帯端末などの個人用小型機器の飛躍的な普及に伴い、これらの機器に内蔵されるメモリやロジックなどの素子には、高集積化、高速化、低電力化など、いっそうの高性能化が要請されている。特に不揮発性メモリはこれからのユビキタス時代には必要不可欠のものと考えられている。不揮発性メモリは、機器の電源が消耗した場合やトラブルが発生した場合、サーバとネットワークとの間に障害が生じて接続が途中で切断された場合などであっても、その記憶情報を保持し、重要な情報を保護することができる。

20 現在は、このような不揮発性メモリとして、半導体を用いたフラッシュメモリや、強誘電体を用いたF R A M (Ferro electric Random Access Memory) などが広く用いられている。しかしながら、フラッシュメモリは、書き込み速度がマイクロ秒のオーダーと遅いという欠点がある。一方で、F R A Mは、書き換え可能回数
25 数が $10^{12} \sim 10^{14}$ 程度であり、完全にS R A M (Static Random Access Memory) やD R A M (Dynamic Random Access Memory)

を置き換えるには、その耐久性が問題となる。さらに、F R A M
については、強誘電体キャパシタの微細加工が難しいという問題
も指摘されている。

ところで、最近の携帯機器は、使用されていない回路ブロック
5 をスタンバイ状態にして、できるだけ消費電力を抑えるよう設計
されている。しかし、高速のワークメモリと大容量ストレージメ
モリを兼ねることができる不揮発性メモリが実現できれば、消費
電力とメモリの無駄をなくすことができるようになる。また、電
源を入れると瞬時に起動できる、いわゆるインスタント・オン機
10 能も、高速の大容量不揮発性メモリが実現できれば可能になって
くる。

これらを実現するための不揮発性メモリとして注目されてい
るのが、例えばM R A M (Magnetic Random Access Memory) と
呼ばれる磁気メモリである (Wang et al., IEEE Trans. Magn. 33
15 (1997), 4498)。M R A M素子は、ナノ磁性体特有のスピン依存
伝導現象に基づく磁気抵抗効果を利用した半導体磁気メモリで
あり、外部から電力を供給することなく記憶情報の保持を可能と
した不揮発性メモリである。

M R A M素子の情報の書き込みは、マトリックス状に配線した
20 ビット線とワード線の交点の合成磁場によって、交叉したセルの
磁性スピンを反転させて、その向きを“1”，“0”の情報とし
て記録することにより行われる。また、情報の読み出しは、磁気
抵抗効果を応用したT M R (Tunnel Magneto Resistance) 効果
を利用して行う。このT M R効果とは、スピンの向きによって抵
25 抗値が変化する現象であり、M R A M素子が情報を読み出す際は、
この抵抗値の高い／低いにより情報の“1”，“0”を検出する。

また、M R A M素子は、構造が単純であるため高集積化が容易であり、また、磁気モーメントの回転により記録を行うため、書き換え可能回数が非常に大きくなる。また、アクセス時間についても非常に高速であることが予想され、1 0 0 M H z で動作可能であることも既に報告されている (R. Scheuerlein et al., ISSCC Digest of Technical Papers, pp.128-129, Feb. 2000)。このように、M R A M素子は、近年のT M R材料の特性向上と相まっていっそう注目を集めるようになってきており、高速かつ不揮発性の大容量メモリとして期待される。

10 しかしながら、M R A M素子は、その情報の記憶・保持に磁性体を用いるため、M R A M素子の外部磁界の影響で記憶情報が消されたり書き換えられたりする可能性がある。通常、M R A M素子が実装されるのは、電子機器内部の基板上である。基板上には、電子機器の種類にもよるが、近年の高密度実装の進展により、M
15 R A M素子のほかに、半導体素子や通信用素子、超小型モータなどが非常に密に実装されている。電子機器内部にも、アンテナ素子や各種メカニカル部品、電源などが実装されており、M R A M素子が実装された基板とともに、ひとつの機器を構成している。そのため、M R A M素子は、その周囲に直流、低周波数から高周
20 波数に渡る広い周波数範囲の磁界成分が混在する環境下で使用されることになる。したがって、M R A M素子の実用化に当たっては、M R A M素子の記録情報の保持信頼性確保のために、M R A M素子自身の実装方法や磁気シールド方法を工夫し、外部磁界からの耐性を向上させることが必要である。

25 M R A M素子の磁気シールド方法の例としては、米国特許5 9 0 2 6 9 0号および米国特許5 9 2 9 7 7 2号において、M R A

M素子の磁気シールド構造が提案されている。これらのうち、米国特許5902690号では、MRAM素子のパシベーション膜として、軟磁性金属酸化物である絶縁性のフェライト（MnZnおよびNiZnフェライト）層を使うことで、MRAM素子に磁気シールド特性を持たせる提案がなされている。また、米国特許5929772号では、高透磁率磁性体であるパーマロイを、パッケージの内部に形成することにより磁気シールド効果を持たせ、内部素子への磁束の侵入を防ぐ提案がなされている。

しかし、従来提案されているMRAM素子の磁気シールド構造は未だ完全とは言えず、MRAM素子への磁束の侵入により、記憶情報の消失や書換えが生じてしまう可能性があるという問題点があった。

磁束の侵入を防ぐためには、高い透磁率を持つ磁性材料を素子の周囲に配置し、磁束を内部へ侵入させない磁路を形成することが最も重要である。その点、従来のフェライトのパシベーション膜を形成する方法やパッケージ内部にパーマロイを形成する方法では、磁路が完全に閉じていないため、不完全な磁気シールド構造となっているといえる。

また、フェライト層をパシベーション膜として用いる場合、フェライトは酸化物磁性体であるため、スパッタ法により成膜するときには酸素欠損が起こりやすく、完全なフェライト層をパシベーション膜として用いることは困難であった。一方、フェライト層の形成をスパッタ法以外の方法に求めると、工程およびコストが増加し、歩留まりも低下するという問題があった。

さらに、パッケージ内の上下にパーマロイを配置すればフェライトのパシベーション膜よりも高いシールド性能を得られるも

の、上下のパーマロイが磁氣的に接続されないため、磁路が確保されない。この場合、高周波電磁界に対して効果があるが、MRAM素子周囲の電磁界のような低周波磁界に対しては大きな効果は期待できない。上下のうち一方のパーマロイを素子のグラ
5 ンド層に導電性接着剤で接合するとしても、磁路が確保されない
ことに変わりはなく、やはり大きな磁気シールド効果は得られない。

本発明はこのような点に鑑みてなされたものであり、広い周波
数帯域の外部磁界に対して十分に磁気シールド効果を発揮する
10 磁気シールド構造を備える磁気不揮発性メモリを提供すること
を目的とする。

発明の開示

本発明によれば、外部磁界の影響を抑制するための磁気シール
15 ド構造を備えるMRAM素子において、素子表面に、軟磁性金属
を用いて形成されて素子内部への磁束の侵入を抑制する磁気シ
ールド層を有することを特徴とするMRAM素子が提供される。

上記構成によれば、磁気シールド層が、MRAM素子表面に形
成されることで、MRAM素子内部への磁束の侵入が抑制される。
20 さらに、磁気シールド層の形成に軟磁性金属を用いることで、フ
ェライトなどの軟磁性金属酸化物を用いた場合に比べて高透磁
率の磁気シールド層が得られるとともに、その形成をスパッタ法
によっても行うことが可能になる。

図面の簡単な説明

第1図は、磁気シールド構造を備えたMRAM素子の構成例を

示す概略図である。

第 2 図は、磁気シールド層の膜厚と内部磁界強度との関係を示す図である。

第 3 図は、磁気シールド層を磁氣的に結合した M R A M 素子の
5 構成例を示す概略図である。

第 4 図は、磁気シールド層を磁氣的に結合した M R A M 素子の他の構成例を示す概略図である。

発明を実施するための最良の形態

10 以下、本発明の実施の形態を図面を参照して説明する。

第 1 図は磁気シールド構造を備えた M R A M 素子の構成例を示す概略図である。

M R A M 素子 1 0 には、スイッチング用に形成されたトランジスタ部 2 0 に、A 1 などのワード線 3 0 を介して、情報が記憶・
15 保持される T M R 素子部 4 0 が形成され、その上に A 1 などのビット線 5 0 が形成されている。さらに、トランジスタ部 2 0 下面およびビット線 5 0 上面には、外部磁界からの磁束の侵入を抑制するための第 1、第 2 の磁気シールド層 6 0 a、6 0 b がそれぞれ形成されている。

20 この M R A M 素子 1 0 の実装面側の素子表面であるトランジスタ部 2 0 下面と反対側の素子表面であるビット線 5 0 上面に形成されている第 2 の磁気シールド層 6 0 b 上には、M R A M 素子 1 0 の保護のため窒化シリコン (S i N) などのパシベーション膜 7 0 が形成されている。

25 M R A M 素子 1 0 のトランジスタ部 2 0 は、シリコン基板 2 1 上に形成されたゲート 2 2、およびシリコン基板 2 1 に形成され

たソース 23 並びにドレイン 24 を有している。トランジスタ部 20 のゲート 22 は、MRAM 素子 10 のワード線 30 に接続されている。

TMR 素子部 40 は、大きく、固定層 41、絶縁層 42、記録層 43、およびバリア層 44 に分けられる。この TMR 素子部 40 の固定層 41 は、膜厚 300 Å の PtMn 層 41a、膜厚 30 Å の FeCo 層 41b、膜厚 8 Å の Ru 層 41c、および膜厚 20 Å の FeCo 層 41d が、順に積層された構造になっている。PtMn 層 41a は、ワード線 30 に接続されて TMR 素子部 40 がトランジスタ部 20 と接続されている。また、絶縁層 42 は膜厚 15 Å の Al_2O_3 層で、記録層 43 は膜厚 30 Å の FeCo 層で、バリア層 44 は膜厚 50 Å の Ta 層で、それぞれ構成されている。これらのうち、バリア層 44 はビット線 50 に接続されている。

第 1、第 2 の磁気シールド層 60a、60b は、軟磁性金属を用いて形成されてナノグラニューラー構造を有することによってより高い透磁率を実現する軟磁性層、あるいは透磁率の高い軟磁性金属からなる軟磁性層である。第 1 の磁気シールド層 60a はシリコン基板 21 下面に形成されており、第 2 の磁気シールド層 60b はビット線 50 上面に形成されている。

なお、図示しないが、第 2 の磁気シールド層 60b とビット線 50 との間には、第 2 の磁気シールド層 60b の材質により、別にバリア層を設ける構成としてもよい。例えば、第 2 の磁気シールド層 60b が導電性材料で形成されている場合にはバリア層として Al_2O_3 層などを形成する。これにより、第 2 の磁気シールド層 60b とビット線 50 との間が絶縁され、MRAM 素子 1

0の信頼性が向上する。このようなバリア層の形成に当たっては、導電性のほか、第2の磁気シールド層60b、ビット線50および形成すべきバリア層の熱膨張係数の関係など、種々の特性を考慮してその材質を選定する。

- 5 このような構成のMRAM素子10に対して外部磁界による磁束が進入してきた場合、磁束は、MRAM素子10を構成する要素の中で特に第1、第2の磁気シールド層60a、60bに進入し易い。第1、第2の磁気シールド層60a、60bが高透磁率の軟磁性層であるため磁束進入傾向が高いからである。さらに、
10 第1、第2の磁気シールド層60a、60bのいずれかに進入した磁束はその磁気シールド層内部を流れ易く、その後に磁気シールド層端部から漏れ出しても今度は他方の磁気シールド層に進入し易い。すなわち、このようなMRAM素子10では、第1、第2の磁気シールド層60a、60bによって磁路が確保される。
15 したがって、MRAM素子10において、情報が記憶・保持されるTMR素子部40への磁束の侵入が効果的に抑制されるようになる。

次に、上記構成のMRAM素子10が有する磁気シールド層の形成方法について述べる。

- 20 ナノグラニューラー構造の第1、第2の磁気シールド層60a、60bの形成は、通常のナノグラニューラー形成方法に従って行うことができる。例えばナノグラニューラー膜を形成すべき面に対して $(\text{Co}_{0.92}\text{Fe}_{0.08})_{90}\text{Al}_{10}$ ターゲットを用いたスパッタ法を施し、磁性層であるFeCo層の粒界に非磁性層である Al_2O_3 層
25 が形成されたFeCo-Al-Oナノグラニューラー膜を形成することが可能である（日本応用磁気学会誌 No.25, 871-874,

(2001))。このようなナノグラニューラー膜としては、上記の FeCo-Al-O ナノグラニューラー膜のほか、 Fe-Al-O 、 Co-Al-O などの組成を有するナノグラニューラー膜を用いてもよい。

- 5 また、第 1、第 2 の磁気シールド層 60a、60b の形成に用いられる高透磁率の軟磁性金属材料としては、例えば Fe 、 FeCo 、 FeSi 、 FeSiAl 、 FeAl 、 NiFe を用いることが可能である。このような材料を用いて軟磁性層を形成する場合も、ナノグラニューラー膜形成の場合と同様、スパッタ法を用いて成膜することができる。

- 10 このような方法で形成される第 1、第 2 の磁気シールド層 60a、60b を備えた MRAM 素子 10 を形成する場合には、例えば、まず、シリコン基板 21 となるウェハ上に通常の方法でトランジスタ部 20 を形成し、これをスパッタ装置内にセットする。
- 15 次に、ワード線 30、TMR 素子部 40 を構成する各層、およびビット線 50 をスパッタ法により順に積層形成する。そして、トランジスタ部 20 下面およびビット線 50 上面に、それぞれ第 1、第 2 の磁気シールド層 60a、60b を上記の例に示したようなターゲットを用いてスパッタ法により形成する。

- 20 第 2 の磁気シールド層 60b の形成後は、その上にパシベーション膜 70 を形成する。その後、パシベーション膜 70 上に形成するパッド用にパシベーション膜 70 および第 2 の磁気シールド層 60b の穴あけ加工など、必要に応じたプロセスを経た後ダイシングされ、最上部がパシベーション膜 70 で保護された個々の MRAM 素子 10 が形成される。

25 この例によるもののほか、MRAM 素子 10 の形成方法として

は、例えば、第1の磁気シールド層60aはシリコン基板21下面にTMR素子部40形成前にあらかじめ形成しておき、その後スパッタ装置内にセットし、ビット線50形成後には第2の磁気シールド層60bのみを形成するようにしてもよい。この場合には、あらかじめ形成される第1の磁気シールド層60aは、スパッタ法以外の他の成膜方法によって形成することも可能になる。

さらに、MRAM素子10の形成方法としては、例えば、トランジスタ部20、ワード線30、TMR素子部40を構成する各層、およびビット線50の形成までが適当な方法を用いて終了しているものをスパッタ装置内にセットし、第1、第2の磁気シールド層60a、60bをスパッタ法で形成するようにしてもよい。なお、この場合にも、第1の磁気シールド層60aは、スパッタ法以外の他の成膜方法によって形成し、第2の磁気シールド層60bのみをスパッタ法で形成することが可能である。

これらの例に示したように、MRAM素子10の形成においては、第1、第2の磁気シールド層60a、60bをスパッタ法により形成することができる。そして、ここで注目すべきは、第1、第2の磁気シールド層60a、60bである軟磁性層の形成に用いるターゲットの組成元素が、MRAM素子10を構成する各層の形成に用いるターゲットの元素の一部に共通している点である。

すなわち、ひとつのスパッタ装置に、TMR素子部40などの形成用のFe、Co、Pt、Mn、Alなどのターゲットと、第1、第2の磁気シールド層60a、60b形成用のターゲットとを備えることができ、各層を同一チャンバ内で形成することができる。これにより、第1、第2の磁気シールド層60a、60b

を有するMRAM素子10を形成する際に、MRAM素子10の記憶保持特性に影響を及ぼすことのある不純物混入などを抑制することが可能になるとともに、製造コストの削減や生産性の向上を図ることができるようになる。

- 5 なお、第1、第2の磁気シールド層60a、60bは、上記スパッタ法のほか、めっき法やスピンコート法など、従来公知の種々の成膜技術を利用することが可能である。さらに、膜原料となる微粒子粉末をエアロゾル化して被成膜物に衝突させて成膜するエアロゾル・デポジション（AD）法も、特に厚膜を容易にかつ高速で形成でき、第1、第2の磁気シールド層60a、60bの形成に用いることが可能である。

- 10 さらに、前述したように、第1、第2の磁気シールド層60a、60bをそれぞれ異なる成膜方法を用いて形成することも可能である。例えば、シリコン基板21下面に形成する第1の磁気シールド層60aはスピンコート法によって成膜し、ビット線50
15 上面に形成する第2の磁気シールド層60bはスパッタ法によって成膜することもできる。各成膜方法の選択に当たっては、MRAM素子10の生産性や形成すべき磁気シールド層の膜厚などを考慮する。

- 20 次に、磁気シールド層による磁気シールド特性について述べる。

- 25 この磁気シールド特性の評価では、磁気シールド層はナノグラニューラー構造を有する軟磁性層とし、その組成をFe-Al-Oとした。Fe-Al-Oナノグラニューラー膜は、まず、FeおよびAlをスパッタした後、このスパッタ装置内を酸化雰囲気とすることによって自然酸化させて形成した。なお、この特性評価に当たり、飽和磁化および異方性磁界の測定については、別の基板

に $\text{Fe}-\text{Al}-\text{O}$ を磁場印加しながら成膜し、測定を行っている。

形成したナノグラニューラ膜の飽和磁化は 1.1 T 、保持力は 2.3 A/m 、異方性磁界は 6 k A/m であった。また、透磁率は、 $\mu' = 200$ 、 $\mu'' = 20$ （共に 100 MHz での値）であり、高周波数になると損失が高くなる傾向が見られた。

さらに、磁気シールド層を形成した MRAM 素子と、磁気シールド層を形成していない MRAM 素子とを形成し、これらにそれぞれ外部磁界を印加して MRAM 素子内部での磁界強度を測定した。外部からの印加磁界は 200 Oe とし、 MRAM 素子の磁気シールド層の膜厚は 200 nm まで変化させて測定した。

第2図は磁気シールド層の膜厚と内部磁界強度との関係を示す図である。第2図において、横軸は磁気シールド層の膜厚 (nm) を、縦軸は内部磁界強度 (Oe) をそれぞれ示している。

第2図に示すように、 MRAM 素子に対する 200 Oe の外部磁界の印加による内部磁界強度は、磁気シールド層の膜厚が厚くなるのに伴って低減される。一般に MRAM 素子の反転磁界は 300 Oe 程度であり、第2図に示した結果からは、これ以下に外部磁界を低減させるためには磁気シールド層を 170 nm 程度の膜厚にする必要があることがわかる。ただし、磁気シールド層の最適な膜厚は MRAM 素子が置かれる周囲の磁気環境や磁気シールド層の材質によって変化するので、この結果はすべての MRAM 素子に 170 nm 程度の膜厚が必要になるということを規定するものではない。第2図の関係より、磁気シールド層の膜厚を変化させることによって内部磁界強度を調節することが可能であり、 MRAM 素子の磁気環境に応じて膜厚を設定することが可能である。

以上説明したように、本発明では、M R A M素子形成後に同一
スパッタ装置でフェライト層を形成することが装置的にも特性
的にも困難であって、かつ、フェライト層を形成してもフェライ
ト自体その透磁率が軟磁性金属に比較して小さい、といった従来
5 の問題点を考慮し、軟磁性金属を用いた磁気シールド層を形成す
るようにした。

軟磁性層である磁気シールド層としては、ナノグラニューラ構
造を有するもの、または高透磁率軟磁性金属からなるものを形成
する。このような軟磁性層は、その組成元素が、スパッタ法によ
10 るM R A M素子の各層形成用のターゲットの元素と一部共通し
ているため、軟磁性層を形成する際には、M R A M素子各層の形
成と同一スパッタ装置を用いることが可能になる。これにより、
磁気シールド構造を備えたM R A M素子形成の効率化が図られ、
工程を必要最小限に抑えて製造コストの削減を図ることが可能
15 になる。

このように形成された磁気シールド構造を有するM R A M素
子は、外部磁界が印加された場合にも、侵入磁束がM R A M素子
の記録層の反転磁界強度以下に抑えられ、記憶保持の安定性が向
上し、厳しい磁界環境下でも使用することが可能になる。

20 また、上記のM R A M素子10を、その上面下面に形成した第
1、第2の磁気シールド層60a、60bを磁氣的に結合させた
構成とすることも可能である。第3図は磁気シールド層を磁氣的
に結合したM R A M素子の構成例を示す概略図である。ただし、
第3図では、第1図に示した構成要素と同一の要素については同
25 一の符号を付し、説明の詳細は省略する。

M R A M素子10には、その上面、下面に第1、第2の磁気シ

ールド層 60 a, 60 b がそれぞれ形成されている。MRAM 素子 10 は、第 1 の磁気シールド層 60 a の面側でリードフレーム 80 に実装され、また、第 2 の磁気シールド層 60 b 上には、パシベーション膜 70 が形成されている。この MRAM 素子 10 の
5 側面に、第 3 の磁気シールド層 60 c を形成する。この第 3 の磁気シールド層 60 c は、第 1, 第 2 の磁気シールド層 60 a, 60 b を磁氣的に結合させるようになっている。

このような磁気シールド構造を備えた MRAM 素子 10 においては、第 1, 第 2, 第 3 の磁気シールド層 60 a, 60 b, 60 c によって磁路が形成される。したがって、外部磁界からの磁束は MRAM 素子 10 の内部に侵入せず、透磁率の高い第 1, 第 2, 第 3 の磁気シールド層 60 a, 60 b, 60 c を伝わり、内部への侵入が抑制される。さらに、第 1, 第 2, 第 3 の磁気シールド層 60 a, 60 b, 60 c のいずれかに進入した磁束は、磁
15 気シールド層端部から漏れ出されずに、あるいは漏れ出しても、隣接する磁気シールド層へと流れ易くなるので、外部磁界から MRAM 素子 10 を効果的にシールドすることが可能である。

第 3 の磁気シールド層 60 c は、第 1, 第 2 の磁気シールド層 60 a, 60 b と同様に、軟磁性層で形成される。この第 3 の磁気シールド層 60 c の形成には、スパッタ法、めっき法、スピンコート法、AD 法などの成膜技術を利用することができる。形成方法の選択に当たっては、第 3 の磁気シールド層 60 c が形成される素子の構成や生産性、形成すべき第 3 の磁気シールド層 60 c の膜厚を考慮して選択することができる。

25 なお、第 3 の磁気シールド層 60 c は、第 3 図に示したように MRAM 素子 10 の一側面にのみ形成するようにしてもよいが、

M R A M 素子 1 0 の周囲を取り囲むように形成すれば、より確実に磁束の侵入を抑制することが可能になる。

また、リードフレーム 8 0 上に、一体構造として軟磁性体の突起または軟磁性材料で表面被覆されている突起を設けておき、そこに M R A M 素子 1 0 を配置するようにすることも可能である。
第 4 図は磁気シールド層を磁氣的に結合した M R A M 素子の他の構成例を示す概略図である。ただし、第 4 図では、第 3 図に示した構成要素と同一の要素については同一の符号を付し、説明の詳細は省略する。

第 4 図に示したように、第 1 , 第 2 の磁気シールド層 6 0 a , 6 0 b を形成した M R A M 素子 1 0 を、軟磁性体または軟磁性材料で表面被覆されている突起 8 1 が一体で形成されているリードフレーム 8 0 に実装する。この突起 8 1 は、リードフレーム 8 0 に対して垂直方向に突出して形成され、リードフレーム 8 0 に実装される M R A M 素子 1 0 の側面側に位置するように形成されている。M R A M 素子 1 0 をリードフレーム 8 0 に実装する際には、第 1 , 第 2 の磁気シールド層 6 0 a , 6 0 b の端部が突起 8 1 と接触するように、または突起 8 1 のごく近傍に位置されるようにする。

このような突起 8 1 によっても、上記の第 3 図に示した第 3 の磁気シールド層 6 0 c と同様の効果が得られ、外部磁界から M R A M 素子 1 0 を効果的に磁気シールドすることができる。また、突起 8 1 は、M R A M 素子 1 0 の周囲を取り囲むように形成すれば、より確実に磁束の侵入を抑制することが可能になる

なお、以上の説明において、軟磁性層である第 1 , 第 2 の磁気シールド層は、M R A M 素子 1 0 の素子実装面側とこれと反対側

の面の2箇所形成する構成としたが、勿論、素子実装面側のみまたは素子実装面側と反対の面側のみに形成する構成としても、一定の周波数帯域の磁界に対して磁気シールド効果を得ることができる。

- 5 以上説明したように本発明では、MRAM素子表面に軟磁性金属を用いて磁気シールド層を形成する。これにより、MRAM素子内部への磁束の侵入を抑制することができるようになる。したがって、外部磁界が印加された場合にも、侵入磁束が記録層の反転磁界強度以下に抑えられ、記憶保持の安定性が向上し、厳しい
- 10 磁界環境下でも使用可能なMRAM素子が実現される。

- さらに、磁気シールド層は、軟磁性金属を用いることで、スパッタ法で形成可能となり、特にその組成元素を、MRAM素子の各層をスパッタ法で形成するためのターゲットの元素と一部共通にすることで、MRAM素子各層と同一スパッタ装置で形成す
- 15 ることが可能になる。これにより、MRAM素子形成の効率化、製造コストの削減を図ることができる。

請求の範囲

1. 外部磁界の影響を抑制するための磁気シールド構造を備える磁気不揮発性メモリ素子において、
- 5 素子表面に、軟磁性金属を用いて形成されて素子内部への磁束の侵入を抑制する磁気シールド層を有することを特徴とする磁気不揮発性メモリ素子。
2. 前記磁気シールド層は、素子実装面側の素子表面と、前記素子実装面側と反対側の素子表面とに形成されていることを特徴とする請求の範囲第1項記載の磁気不揮発性メモリ素子。
- 10 3. 前記磁気シールド層は、磁性層と非磁性層とからなるナノグラニューラー構造を有していることを特徴とする請求の範囲第1項記載の磁気不揮発性メモリ素子。
4. 前記磁気シールド層は、その組成元素が素子内部に形成される各層の元素の一部と共通していることを特徴とする請求の範囲第1項記載の磁気不揮発性メモリ素子。
- 15 5. 前記磁気シールド層の上にパシベーション膜が形成されていることを特徴とする請求の範囲第1項記載の磁気不揮発性メモリ素子。

補正書の請求の範囲

【2003年11月10日（10. 11. 03）国際事務局受理：出願当初の請求の範囲2は取り下げられた；出願当初の請求の範囲1は補正された；新しい請求の範囲6,7及び8が加えられた；他の請求の範囲は変更なし。（2頁）】

1.（補正後） 外部磁界の影響を抑制するための磁気シールド構造を備える磁気不揮発性メモリ素子において、

5 素子表面に、軟磁性金属を用いて形成されて素子内部への磁束の侵入を抑制する磁気シールド層を有し、

前記磁気シールド層は、素子実装面側の素子表面と、前記素子実装面側と反対側の素子表面とに形成されていることを特徴とする磁気不揮発性メモリ素子。

10 2.（削除）

3. 前記磁気シールド層は、磁性層と非磁性層とからなるナノグラニューラー構造を有していることを特徴とする請求の範囲第1項記載の磁気不揮発性メモリ素子。

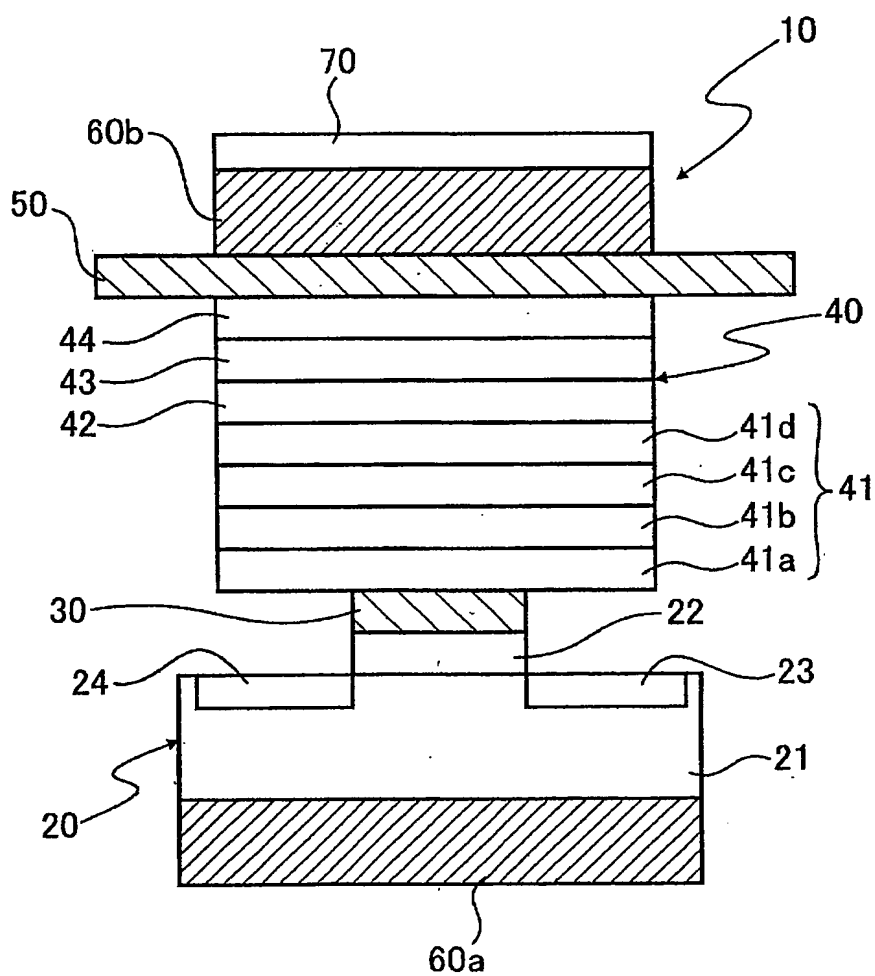
4. 前記磁気シールド層は、その組成元素が素子内部に形成される各層の元素の一部と共通していることを特徴とする請求の
15 範囲第1項記載の磁気不揮発性メモリ素子。

5. 前記磁気シールド層の上にパシベーション膜が形成されていることを特徴とする請求の範囲第1項記載の磁気不揮発性メモリ素子。

20

6. (追加) 前記素子実装面側の素子表面と前記素子実装面側と反対側の素子表面とに形成された前記磁気シールド層は、磁氣的に結合されていることを特徴とする請求の範囲第1項記載の磁気不揮発性メモリ素子。
- 5 7. (追加) 前記組成元素には、Fe、Co、Pt、MnおよびAlが含まれることを特徴とする請求の範囲第4項記載の磁気不揮発性メモリ素子。
8. (追加) 外部磁界の影響を抑制するための磁気シールド構造を備える磁気不揮発性メモリ素子の製造方法において、
- 10 素子内部に形成する各層と、前記素子内部への磁束の侵入を抑制するために素子表面に形成する磁気シールド層とを、同一チャンバ内でスパッタ法により形成することを特徴とする磁気不揮発性メモリ素子の製造方法。

Fig.1



2/4

Fig.2

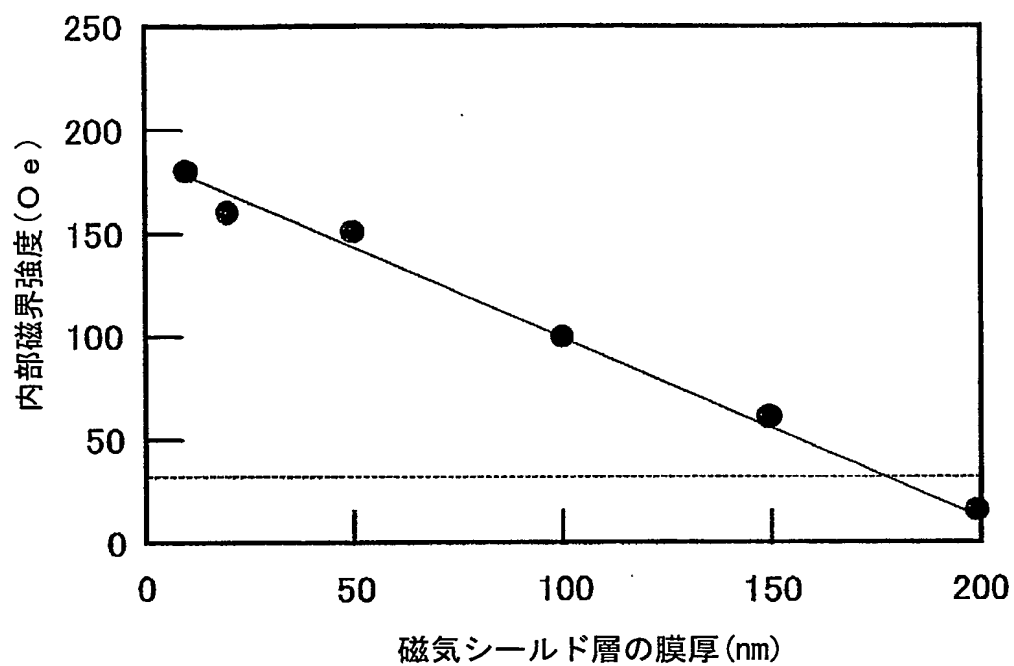


Fig.3

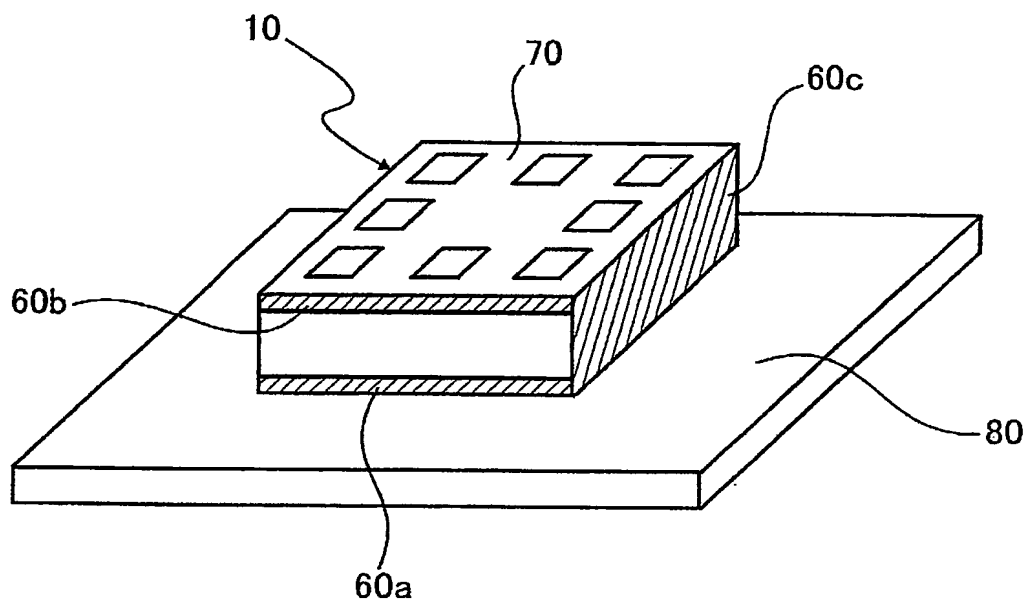


Fig.4

